

Министерство науки и высшего образования РФ

Федеральное государственное автономное образовательное учреждение высшего образования



«ОМСКИЙ ГОСУДАРСТВЕННЫЙ ТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ»

Кафедра «Радиотехнические устройства и системы диагностики»

● ● ●
тема исследовательской работы

Разработка модификатора программного кода для взаимодействия с отладочной платой AX7035B

Автор: Сорокин С.С., студент группы ПРм-251

[Введение]

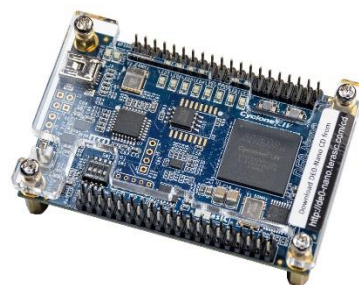
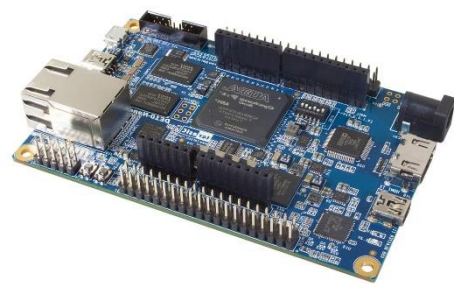
ALTERA®



AMD

now part of Intel

XILINX®

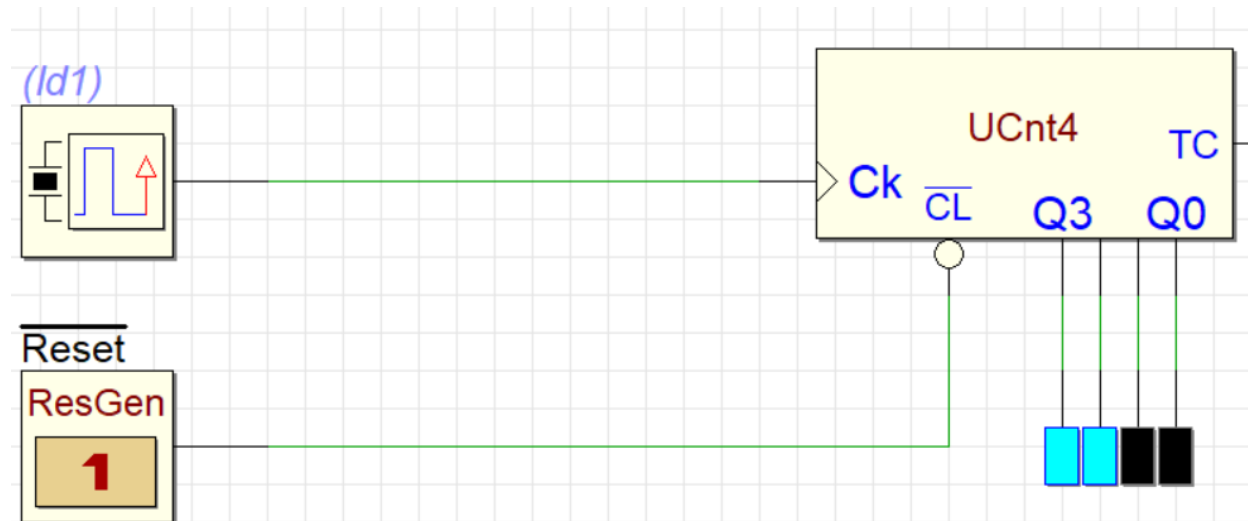


Постановка задачи

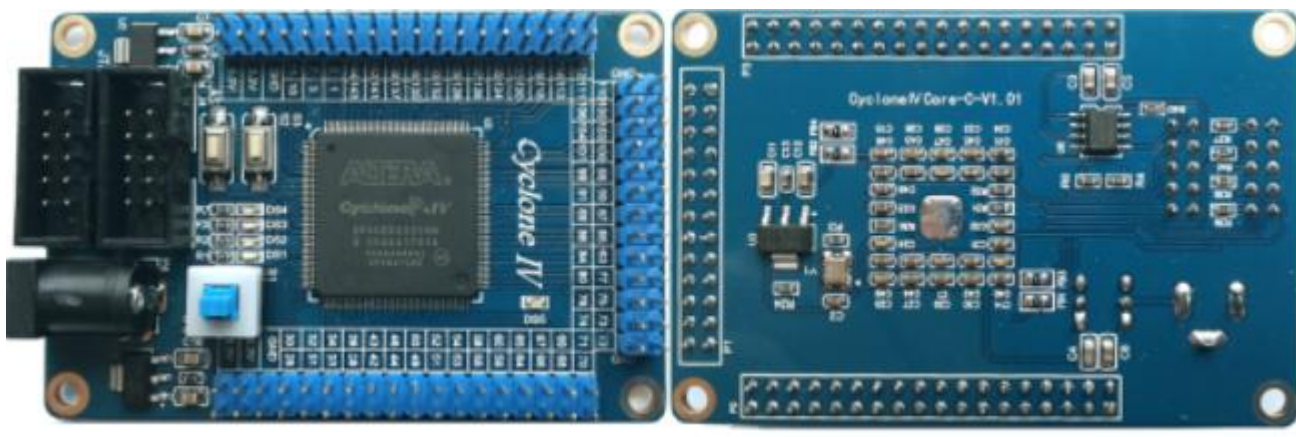
Deeds: Digital Electronics Education and Design Suite



Deeds-DcS (*Digital Circuit Simulator*)



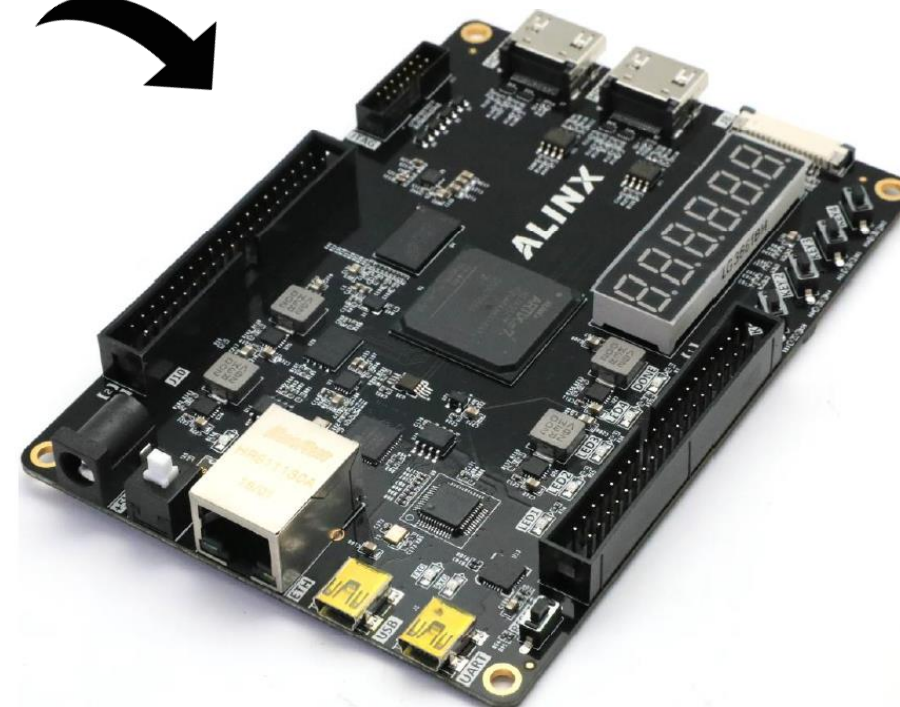
[Выбор микросхем]



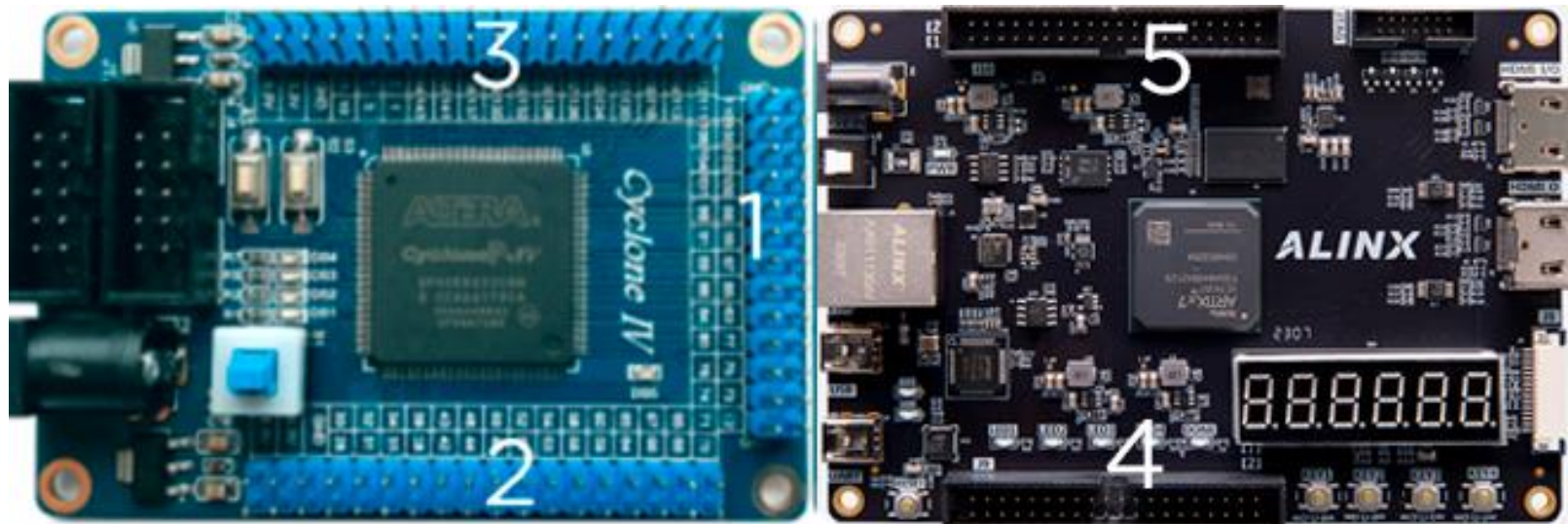
Altera - EP4CE6E22 Basic Board



Alinx - AX7035B



[Введение]



Визуальное сравнение EP4CE6E22 Basic Board и AX7035B

Анализ технической документации

EP4CE6E22 BASIC BOARD

☒ - PIN FOR LED

1		2		3	
⊕ GND (1)	☒ ●	IO_110 (2)	VCC 5.0 (1)	☒ ●	VCC 5.0 (2)
IO_106 (3)	● ●	IO_105 (4)	VCC 3.3 (3)	☒ ●	VCC 3.3 (4)
IO_104 (5)	● ●	IO_103 (6)	⊕ GND (5)	☒ ●	GND (6) ⊕
⊖ IO_101 (7)	☒ ●	IO_100 (8)	⊕ IO_28 (7)	☒ ●	⊕ IO_30 (8)
IO_99 (9)	● ●	IO_98 (10)	⊕ IO_31 (9)	☒ ●	⊕ IO_32 (10)
⊕ IO_91 (11)	☒ ●	⊖ IO_90 (12)	IO_33 (11)	● ●	IO_34 (12)
⊕ IO_89 (13)	☒ ●	IO_87 (14)	IO_38 (13)	● ●	IO_39 (14)
IO_86 (15)	● ●	IO_85 (16)	IO_42 (15)	● ●	IO_43 (16)
IO_84 (17)	● ●	IO_83 (18)	IO_44 (17)	● ●	IO_46 (18)
IO_80 (19)	● ●	IO_77 (20)	IO_49 (19)	● ●	IO_50 (20)
IO_76 (21)	● ●	IO_75 (22)	IO_51 (21)	● ●	IO_52 (22)
IO_74 (23)	● ●	IO_73 (24)	IO_53 (23)	● ●	IO_54 (24)
⊕ GND (25)	☒ ●	IO_72 (26)	IO_55 (25)	● ●	IO_58 (26)
			IO_59 (27)	● ●	IO_60 (28)
			IO_64 (29)	● ●	IO_65 (30)
			IO_66 (31)	● ●	IO_67 (32)
			IO_68 (33)	● ●	IO_69 (34)
			IO_70 (35)	● ●	IO_71 (36)
				● ●	IO_111 (35)
				● ●	IO_112 (36)

AX7035B

4		5			
⊕ GND (1)	☒ ●	+5V (2)	⊕ GND (1)	☒ ●	+5V (2)
D16 (3)	● ●	E16 (4)	P17 (3)	● ●	N17 (4)
F14 (5)	● ●	F13 (6)	R19 (5)	● ●	P19 (6)
E14 (7)	● ●	E13 (8)	T18 (7)	● ●	R18 (8)
D15 (9)	● ●	D14 (10)	U21 (9)	● ●	T21 (10)
B13 (11)	● ●	C13 (12)	V22 (11)	● ●	U22 (12)
A14 (13)	● ●	A13 (14)	V20 (13)	● ●	U20 (14)
C15 (15)	● ●	C14 (16)	W22 (15)	● ●	W21 (16)
A16 (17)	● ●	A15 (18)	Y22 (17)	● ●	Y21 (18)
B16 (19)	● ●	B15 (20)	AA21 (19)	● ●	AA 20 (20)
B18 (21)	● ●	B17 (22)	AB20 (21)	● ●	AB21 (22)
A19 (23)	● ●	A18 (24)	AB22 (23)	● ●	AA 19 (24)
C19 (25)	● ●	C18 (26)	W20 (25)	● ●	W19 (26)
A20 (27)	● ●	B20 (28)	AB18 (27)	● ●	AA18 (28)
C17 (29)	● ●	D17 (30)	V19 (29)	● ●	V18 (30)
D19 (31)	● ●	E19 (32)	W17 (31)	● ●	V17 (32)
E18 (33)	● ●	F18 (34)	U18 (33)	● ●	U17 (34)
E17 (35)	● ●	F16 (36)	R14 (35)	● ●	P14 (36)
GND (37)	☒ ●	GND (38)	GND (37)	☒ ●	GND (38)
+3.3 V (39)	☒ ●	+3.3 V (40)	+3.3 V (39)	☒ ●	+3.3 V (40)

Пиновые группы EP4CE6E22 Basic Board и AX7035B с полной нумерацией

Замена возможных пинов

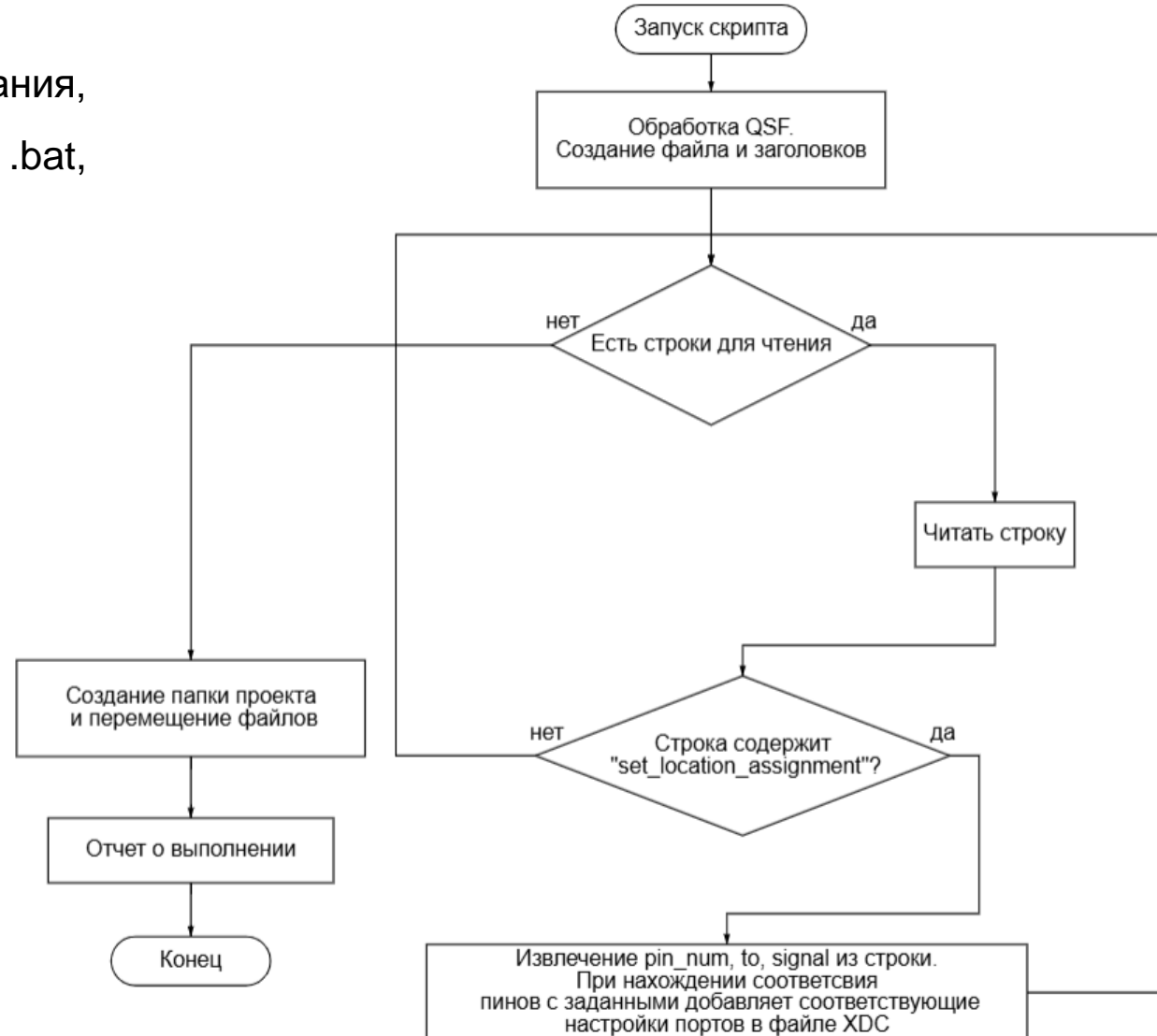
1		2		3	
GND(1)		VCC 5.0 (1)		VCC 5.0 (1)	
io_110(2)	M13	VCC 5.0 (1)		VCC 5.0 (1)	
io_106(3)	K14	VCC 3.3 (3)		VCC 3.3 (3)	
io_105(4)	K13	VCC 3.3 (4)		VCC 3.3 (4)	
io_104(5)	L13	GND(5)		GND(5)	
io_103(6)	F20	GND(6)		GND(6)	
io_101(7)		io_28(7)	F19	io_10(7)	R17
io_100(8)	J5	io_30(8)	E21	io_11(8)	N17
io_99(9)	M3	io_31(9)	D20	io_3(9)	R19
io_98(10)	J3	io_32(10)	C20	io_7(10)	P19
io_91(11)		io_33(11)	D16	io_1(11)	T18
io_90(12)		io_34(12)	E16	io_2(12)	R18
io_89(13)		io_38(13)	F14	io_143(13)	U21
io_87(14)	H5	io_39(14)	F13	io_144(14)	T21
io_86(15)	G4	io_42(15)	E14	io_141(15)	V22
io_85(16)	K6	io_43(16)	E13	io_142(16)	U22
io_84(17)	K3	io_44(17)	D15	io_137(17)	V20
io_83(18)	H4	io_46(18)	D14	io_138(18)	U20
io_80(19)	M2	io_49(19)	B13	io_135(19)	W22
io_77(20)	M2	io_50(20)	C13	io_136(20)	W21
io_76(21)	L5	io_51(21)	A14	io_132(21)	Y22
io_75(22)	L4	io_52(22)	A13	io_133(22)	Y21
io_74(23)	M16	io_53(23)	C15	io_128(23)	AA21
io_73(24)	M17	io_54(24)	C14	io_129(24)	AA20
GND(25)		io_55(25)	A16	io_126(25)	AB22
io_72(26)		io_58(26)	A15	io_127(26)	AB21
		io_59(27)	B16	io_124(27)	AB20
		io_60(28)	B15	io_125(28)	AA19
		io_64(29)	B18	io_120(29)	W20
		io_65(30)	B17	io_121(30)	W19
		io_66(31)	A19	io_115(31)	AB18
		io_67(32)	A18	io_119(32)	AA18
		io_68(33)	C19	io_113(33)	V19
		io_69(34)	C18	io_114(34)	V18
		io_70(35)	A20	io_111(35)	W17
		io_71(36)	B20	io_112(36)	V17

[Создание скрипта]

Выбранный язык программирования, используемый в файлах с расширением .bat, называется - «**batch-скрипт**».

Наш скрипт должен выполнять следующий минимум задач:

- 1) поиск QSF файла;
- 2) определение имен;
- 3) обработка QSF файла;
- 4) подготовка XDC файла;
- 5) создание структуры проекта;
- 6) вывод результатов.



Скриншоты скрипта

```
if [ $? -eq 0 ]
setlocal enabledelayedexpansion

:: 1. Показываем текущую директорию
echo Текущая директория: %cd%
echo Список файлов:
dir /b
echo.

:: 2. Находим QSF файл
set "qsf_file="
for %%f in (*.qsf) do set "qsf_file=%%~f"
if not defined qsf_file (
    echo Ошибка: QSF файл не найден в текущей директории
    pause
    exit /b 1
)

:: 3. Получаем имя для XDC файла
for %%f in ("%qsf_file%") do set "base_name=%%~nf"
set "xdc_file=%base_name%.xdc"
set "project_dir=%base_name%_project"

:: 4. Удаляем старый XDC файл
if exist "%xdc_file%" del "%xdc_file%"

:: 5. Инициализация переменных
set "clock_signal=iCLOCK_50MHZ"
set "reset_signal=inReset"
set "clock_found=0"
set "reset_found=0"

:: Сигналы для конкретных пинов
set "PIN_28_found=0"
set "PIN_30_found=0"
set "PIN_31_found=0"
set "PIN_32_found=0"
```

```
.. 7. Обработка QSF файла
for /f "usebackq delims=" %%a in ("%qsf_file%") do (
    set "line=%%a"

    :: Обработка тактового сигнала (PIN_88)
    if "!line:set_location_assignment PIN_88 -to %clock_signal%! " neq "!line!" (
        set "clock_found=1"
        (
            echo #####clock Setting#####
            echo create_clock -period 20 [get_ports %clock_signal%]
            echo set_property IOSTANDARD LVCMOS33 [get_ports {%clock_signal%}]
            echo set_property PACKAGE_PIN Y18 [get_ports {%clock_signal%}]
            echo.
        ) >> "%xdc_file%"
    )

    :: Обработка сигнала сброса (PIN_106)
    if "!line:set_location_assignment PIN_106 -to %reset_signal%! " neq "!line!" (
        set "reset_found=1"
        (
            echo #####reset Setting#####
            echo set_property IOSTANDARD LVCMOS33 [get_ports {%reset_signal%}]
            echo set_property PACKAGE_PIN F20 [get_ports {%reset_signal%}]
            echo.
        ) >> "%xdc_file%"
    )

    :: Обработка конкретных пинов
    if "!line:set_location_assignment PIN_28 -to %PIN_28_signal%" (
        (
            echo set_property PACKAGE_PIN F19 [get_ports {%PIN_28_signal%}]
            echo set_property IOSTANDARD LVCMOS33 [get_ports {%PIN_28_signal%}]
            echo.
        ) >> "%xdc_file%"
    )
)
```

```
:: 10. Переносим все необходимые файлы
echo Перенос файлов в папку проекта...

:: XDC файл
if exist "%xdc_file%" (
    move /y "%xdc_file%" "%project_dir%" >nul
    echo Перемещен: %xdc_file%
)

:: QSF файл
if exist "%qsf_file%" (
    move /y "%qsf_file%" "%project_dir%" >nul
    echo Перемещен: %qsf_file%
)

:: VHD файлы
for %%f in (*.vhd) do (
    if /i not "%~nxf"=="ReportMessages.txt" (
        move /y "%f" "%project_dir%" >nul
        echo Перемещен: %~nxf
    )
)

:: TXT файлы (кроме ReportMessages.txt)
for %%f in (*.txt) do (
    if /i not "%~nxf"=="ReportMessages.txt" (
        move /y "%f" "%project_dir%" >nul
        echo Перемещен: %~nxf
    )
)
```

Работа скрипта

```
FF.qsf – Блокнот
Файл Правка Формат Вид Справка
# ----- #
set_global_assignment -name FAMILY "Cyclone IV E"
set_global_assignment -name DEVICE EP4CE6E22C8
set_global_assignment -name TOP_LEVEL_ENTITY FF
set_global_assignment -name ORIGINAL_QUARTUS_VERSION "12.1sp1"
set_global_assignment -name PROJECT_CREATION_TIME_DATE "15:56:38 April 14, 2025"
set_global_assignment -name LAST_QUARTUS_VERSION "21.1.1 Lite Edition"
set_global_assignment -name USE_GENERATED_PHYSICAL_CONSTRAINTS OFF -section_id eda_blast_fpga
set_global_assignment -name DEVICE_FILTER_PIN_COUNT 144
set_global_assignment -name MIN_CORE_JUNCTION_TEMP 0
set_global_assignment -name MAX_CORE_JUNCTION_TEMP 85
set_global_assignment -name VHDL_FILE Components.vhd
set_global_assignment -name VHDL_FILE FF.vhd
set_global_assignment -name PARTITION_NETLIST_TYPE SOURCE -section_id Top
set_global_assignment -name PARTITION_COLOR 16764057 -section_id Top
set_global_assignment -name LL_ROOT_REGION ON -section_id "Root Region"
set_global_assignment -name LL_MEMBER_STATE LOCKED -section_id "Root Region"
set_global_assignment -name USE_CONFIGURATION_DEVICE ON
set_global_assignment -name STRATIX_CONFIGURATION_DEVICE EPCS4
set_global_assignment -name CYCLONEII_RESERVE_NCEO_AFTER_CONFIGURATION "USE AS PROGRAMMING PIN"
set_global_assignment -name RESERVE_ASDO_AFTER_CONFIGURATION "AS INPUT TRI-STATED"
set_global_assignment -name STRATIX_DEVICE_IO_STANDARD "3.3-V LVTTL"
set_location_assignment PIN_88 -to iCLOCK_50MHz
set_location_assignment PIN_106 -to inReset
set_location_assignment PIN_28 -to o10
set_location_assignment PIN_32 -to o11
set_location_assignment PIN_31 -to o12
set_location_assignment PIN_30 -to o13
set_global_assignment -name SIMULATION_MODE TIMING
set_global_assignment -name GLITCH_DETECTION ON
set_global_assignment -name ON_CHIP_BITSTREAM_DECOMPRESSION ON
set_global_assignment -name DEVICE_FILTER_PACKAGE "ANY QFP"
set_global_assignment -name DEVICE_FILTER_SPEED_GRADE 8
set_global_assignment -name CRC_ERROR_OPEN_DRAIN OFF
set_global_assignment -name RESERVE_ALL_UNUSED_PINS_WEAK_PULLUP "AS INPUT TRI-STATED"
set_global_assignment -name RESERVE_DATA0_AFTER_CONFIGURATION "COMPILER CONFIGURED"
set_global_assignment -name RESERVE_DATA1_AFTER_CONFIGURATION "COMPILER CONFIGURED"
set_global_assignment -name RESERVE_FLASH_NCE_AFTER_CONFIGURATION "COMPILER CONFIGURED"
set_global_assignment -name OUTPUT_IO_TIMING_NEAR_END_VMEAS "HALF VCCIO" -rise
set_global_assignment -name OUTPUT_IO_TIMING_NEAR_END_VMEAS "HALF VCCIO" -fall
set_global_assignment -name OUTPUT_IO_TIMING_FAR_END_VMEAS "HALF SIGNAL SWING" -rise
set_global_assignment -name OUTPUT_IO_TIMING_FAR_END_VMEAS "HALF SIGNAL SWING" -fall
```



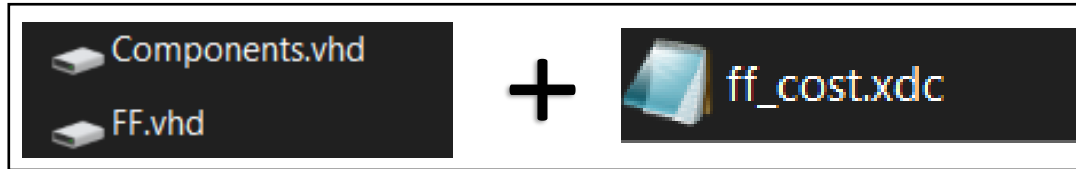
```
ff_cost.xdc – Блокнот
Файл Правка Формат Вид Справка
#####clock Setting#####
create_clock -period 20 [get_ports iCLOCK_50MHz]
set_property IOSTANDARD LVCMOS33 [get_ports {iCLOCK_50MHz}]
set_property PACKAGE_PIN Y18 [get_ports {iCLOCK_50MHz}]
#####reset Setting#####
set_property IOSTANDARD LVCMOS33 [get_ports {inReset}]
set_property PACKAGE_PIN F20 [get_ports {inReset}]
#####LED Setting#####
set_property PACKAGE_PIN F19 [get_ports {o10}]
set_property IOSTANDARD LVCMOS33 [get_ports {o10}]

set_property PACKAGE_PIN E21 [get_ports {o11}]
set_property IOSTANDARD LVCMOS33 [get_ports {o11}]

set_property PACKAGE_PIN D20 [get_ports {o12}]
set_property IOSTANDARD LVCMOS33 [get_ports {o12}]

set_property PACKAGE_PIN C20 [get_ports {o13}]
set_property IOSTANDARD LVCMOS33 [get_ports {o13}]
```

Работа скрипта



> Vivado



The screenshot displays the Vivado IDE interface. On the left, the Project Manager shows the hardware configuration for a xc7a35t_0 device. The center pane shows the source code for FF.vhd, which includes a library declaration, port declarations for a clock and reset, and a structural instantiation of a ClockScaler component. The right pane shows the Tcl Console with the following output:

```
set_property PROGRAM.FILE [E:/deeds/FF/FF_project/project_1/project_1.runs/impl_1/FF.bit] [get_hw_devices xc7a35t_0]
program_hw_devices [get_hw_devices xc7a35t_0]
INFO: [Labtools 27-3164] End of startup status: HIGH
refresh_hw_device [lindex [get_hw_devices xc7a35t_0] 0]
INFO: [Labtools 27-1434] Device xc7a35t (JTAG device index = 0) is programmed with a design that has no supported debug core(s) in it.
```

Работа скрипта

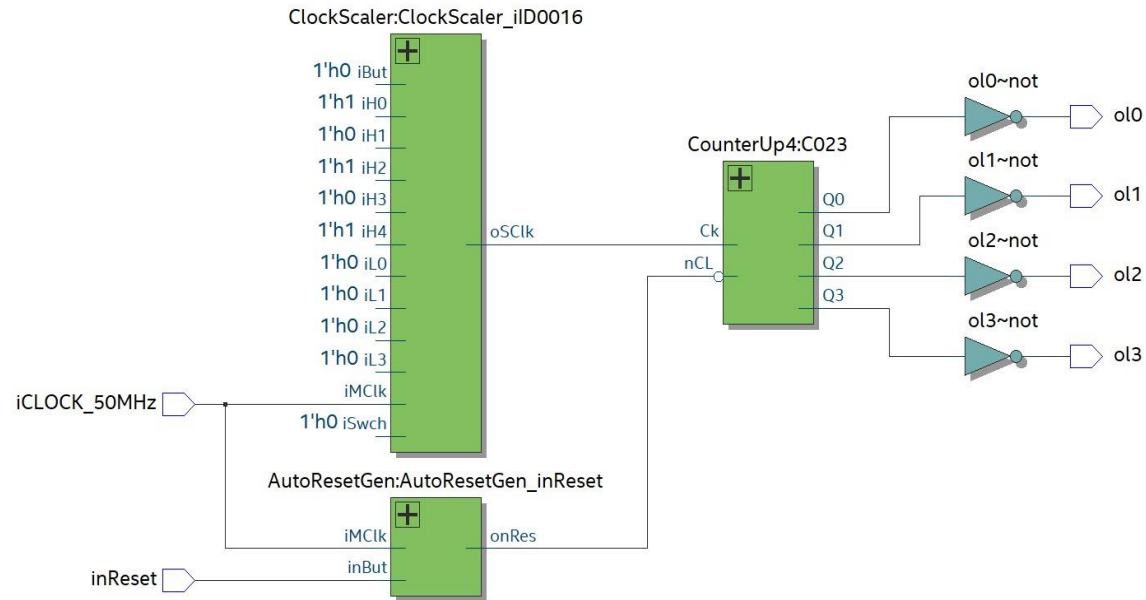


Схема в Quartus Prime

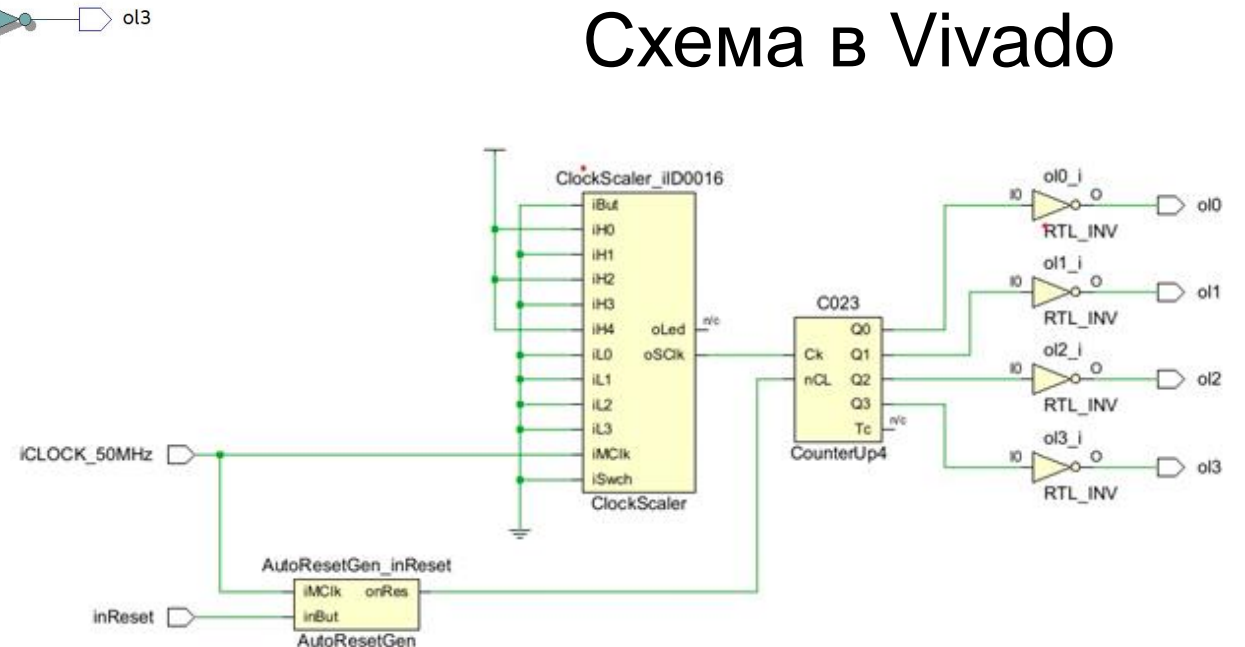
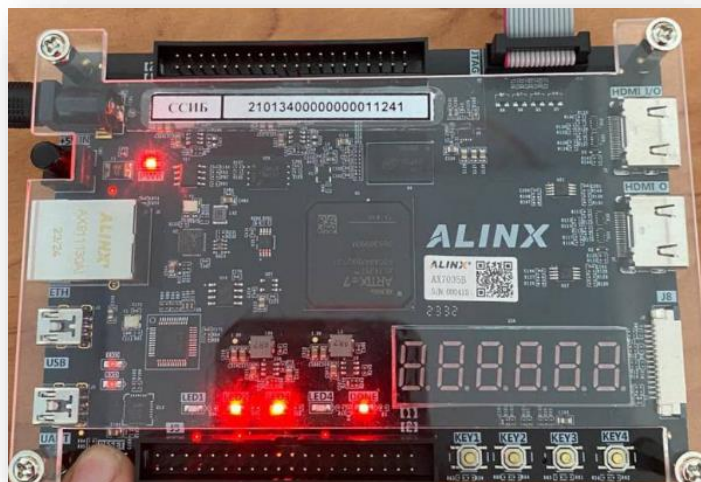
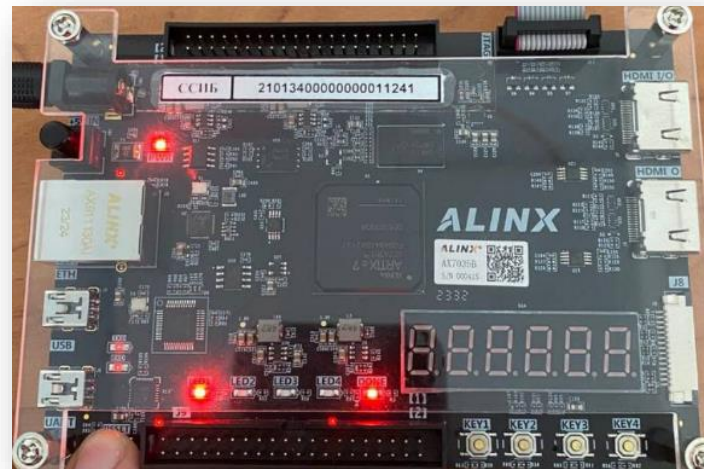


Схема в Vivado

Работа скрипта



[Заключение]

В ходе выполнения исследовательской работы было показано возможное подключение пинов с платы AX7035B к плате EP4CE6E22 Basic Board, это доказывает, что конвертация возможна.

Была изучена программа Vivado и основные моменты работы в ней. Изучили строение системных файлов, в частности файлы XDC и QSF. Выявлен основной синтаксис создания файлов XDC.

Была написана скриптовая конструкция, которая, автоматизирует преобразование файла QSF в XDC и организует файлы проекта.

Министерство науки и высшего образования РФ

Федеральное государственное автономное образовательное учреждение высшего образования



«ОМСКИЙ ГОСУДАРСТВЕННЫЙ ТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ»

Кафедра «Радиотехнические устройства и системы диагностики»

● ● ●
тема исследовательской работы

Разработка модификатора программного кода для взаимодействия с отладочной платой AX7035B

Автор: Сорокин С.С., студент группы ПРм-251